Vol. 45 No.1 Jan., 2022

引用格式: 李锡瑞, 蔡勇. 氢原子钟频率合成器设计[J]. 时间频率学报, 2022, 45(1): 44-51.

氢原子钟频率合成器设计

李锡瑞, 蔡勇

(中国科学院 上海天文台,上海 200030)

摘要:为了满足氢原子钟可靠性、小型化设计要求,研制了由 AD9956 芯片和 FPGA 芯片 EP2C8T144 构成的一种直接数字合成(DDS)频率合成器。在分析 DDS 的基本原理和特点的基础上,从硬、 软件等方面详细地介绍了该频率合成器的设计。测试结果表明该频率合成器功能可靠,性能稳 定;并且能更好地抑制谐波,使得氢原子钟的频率稳定度优于之前的设计。

关键词: AD9956; 直接数字合成; 频率合成

DOI: 10.13875/j.issn.1674-0637.2022-01-0044-08

Design of frequency synthesizer for hydrogen maser

LI Xi-rui, CAI Yong

(Shanghai Astronomical Observatory, Chinese Academy of Sciences, Shanghai 200030, China)

Abstract: For the reliability and miniaturization of the hydrogen maser, a direct digital synthesis (DDS) frequency synthesizer was developed which composed of the AD9956 chip and the EP2C8T144 chip. Based on the analysis of the basic principles and characteristics of DDS, the design of the frequency synthesizer is introduced in detail from the aspects of hardware and software. The test results shown that the function is reliable and the performance is stable for the designed DDS. In addition, it can suppress the harmonics, and the frequency stability of the hydrogen atomic clock is better than the previous design.

Key words: AD9956; direct digital synthesis (DDS); frequency synthesis

引言 0

氢原子钟是一种利用氢原子能级跃迁产生的电磁波来进行计时的高精度仪器,在大型工程建设和基 础科学实验中有着广泛而重要的应用。例如,在守时授时、载人航天、探月工程、空间科学、北斗卫星 导航系统中, 氢原子钟是支撑项目工程的关键设施; 在美国的 GP-A (gravity probe-A, 重力红移)实验 中,氢原子钟直接用于爱因斯坦相对论红移效应的测量;在欧洲的 ACES (atomic clock ensemble in space, 空间原子钟组)计划中,氢钟也用于进行一些基础物理理论的验证。由于氢原子钟应用领域广泛,工作 环境多变,因此,如何提高氢原子钟在不同环境下的"生存能力",保障氢原子钟稳定性,是氢原子钟 发展必须面对的问题[1-5]。

近期在印度巨米波射电望远镜(giant metrewave radio telescope, GMRT)天文台安装自激型氢原子钟。

收稿日期: 2021-07-27; 接受日期: 2021-10-21

自激型氢原子钟的超低相位噪声和稳定性特征将有助于甚长基线干涉测量技术(very long baseline interferometry, VLBI)观测。并且随着甚高频段信号的观测,对原子钟稳定度提出更高要求。俄罗斯正在开发用于空间天文台"Millimetron"(项目"Spectrum-M")的更高稳定度的自激型氢原子钟(其目前自激型氢原子钟的长期稳定度指标已经达到 2×10⁻¹⁶)。这项任务将使天文学家能够以前所未有的灵敏度和角分辨率观测宇宙^[6-9]。

氢原子钟的接收、锁相系统用于接收氢脉泽信号,并把 10 MHz 晶体振荡器输出信号的相位锁定到 氢脉泽输出信号相位上,从而得到所需的输出电平和频率。该系统由晶振、前置放大器、混频器、中频 放大器、锁相倍频器、频率综合器、分频器、锁相环路、隔离放大器组成。为了使氢脉泽输出在准确的 频率上,我们需要根据对氢脉泽振荡频率的影响因素进行分项修正,对综合器频率进行设置。

我们知道,氢脉泽振荡输出频率 f_n 有如下关系式:

$$f_n = f_0 + \Delta f_{\rm m} + \Delta f_{\rm d} + \Delta f_{\rm w} + \Delta f_{\rm c} , \qquad (1)$$

式(1)中, f_0 为氢原子钟的零场频率,等于 1 420 405 751.770 Hz, Δf_m 为磁场修正, Δf_d 为二级多普勒修正, Δf_w 为壁移修正, Δf_c 为腔失谐修正。

磁场修正:根据测得的 Zeeman 频率 f_z ,则 $\Delta f_m = 1.416.6 \times 10^{-9} f_z^2$ Hz;二级多普勒修正:因为恒温 腔的温度 T = 326 k,则 $\Delta f_d = -0.063.0$ Hz;壁移修正:根据半经典公式,我们可以推算出 $\Delta f_w = -0.021.4$ Hz;腔失谐修正:因为腔体刚进行调谐,则 $\Delta f_c = 0$ 。

由上述各分项修正,根据式(1),可以算出氢脉泽振荡输出频率 f_n ,然后设置综合器读数。例如,根据测得的 Zeeman 频率,算得磁场修正为 $\Delta f_m = +0.01$ Hz,则 $f_n = 1$ 420 405 751.770 + 0.01 - 0.063 - 0.021 4 + 0 = 1420 405 751.695 6 Hz,然后将综合器设置到 51.695 6 Hz 即可,这样就能保证氢脉泽输出频率的准确性[$^{10-11}$]。

本文所研究的是氢原子钟频率综合器的设计模式,如果频率综合器数值异常将直接影响氢原子钟稳 定度的指标,因此每台钟设置精准的频率综合器数值至关重要。

1 目前的设计模式

通过 AT89C52 单片机结合 3 片串入并出芯片 74LS595 输出氢原子钟频率综合器所需的频率数值,然后借助一根 25 芯的连接线接入接收机中的 CPLD 输入端与接收机输出的 20.405 7 MHz 混频产生。数字频率综合器的输出频率为 405.751 ABCD kHz, A 到 F 数字可以通过智能化面板上综合器按键来调节或修改,调节范围为 405 751.000 0~405 751.999 9 Hz,即对氢原子钟输出频率影响的最小分辨率为 7×10⁻¹⁴,输出电平为 TTL 电平,数字综合器的原理框图如图 1 所示。

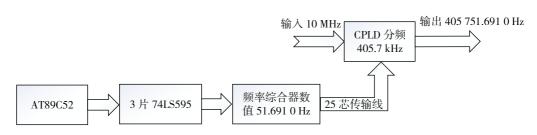


图 1 目前频率综合器的硬件设计模式

其中数据线传输涉及氢原子钟锁相接收机系统、氢原子钟智能化监控系统间的硬件连接;工作性能方面涉及两大系统内多个芯片的工作状况。这种设计模式电路集成度不高,外围电路繁杂,可靠性方面存在较大隐患。因此本文采用功能更加强大的 FPGA+DDS 设计技术,电路集成度更高,外围电路更加

简化,降低了设备故障率。

2 基于 DDS 和 FPGA 的频率合成器设计

2.1 DDS的原理及其特点

直接数字合成(direct digital synthesis, DDS)是利用数字技术产生模拟波形信号(通常是正弦波形)的一种方法和技术。DDS的基本原理:通过 D/A 变换将具有一定规律(通常是正弦函数)产生的随时间连续变化的数字信号转换为相应的模拟波形信号。获得随时间连续变化的数字信号的方法有查表法和寄存器法。为了保证或改善产生的模拟波形信号的技术指标,通常还要采取滤波、放大等一些处理措施[12]。

DDS 的主要优点是:

- ① 极低的相位噪声(优于-144 dBc/Hz)和时钟抖动(<1 ps)。这是 DDS 最关键的性能优势。
- ② 很高的频率、相位控制分辨率。频率分辨率可达 10⁻⁶ Hz,相位分辨率可达 0.02°。
- ③ 输出频率或相位转换快速准确。转换时间通常在 ns 量级。由于没有跟踪或锁定过程,不会出现输出频率过头或不足的情况。
- ④ 数字控制接口结构,能够与计算机紧密结合并充分发挥软件灵活、方便的控制功能和作用,可用于频率和相位的远距离控制。
 - ⑤ 数字结构技术克服了由于器件老化或温度改变引起的工作参数漂移,免除了手动调节和调试。
 - ⑥ 低成本、高性能、多功能、高集成度。

2.2 DDS 芯片选择

DDS 作为一种成熟的技术,现有芯片有多种选择;结合氢原子钟在频率综合器控制精度的要求,在本文设计中我们采用了具有 48 bit 频率调谐字 DDS 芯片 AD9956,其功能框图如图 2 所示[13-16]。

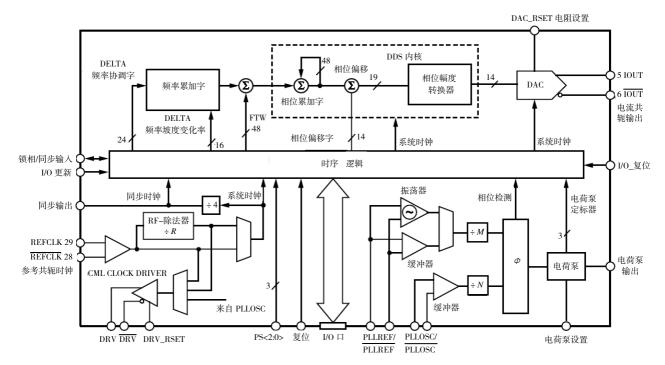


图2 DDS芯片AD9956功能框图

2.3 硬件框图和工作原理

DDS 系统由 Cyclone II EP2C8T FPGA, DDS 芯片 AD9956 及电源管理单元构成, 如图 3 所示。EP2C8T

为系统主控单元,负责控制 AD9956 和时钟分配器单元。10 MHz 时钟可以由外参考提供,也可以由板载 TCXO 晶体提供,经过时钟分配器进行选择,给 FPGA 和 DDS 提供高稳、低相噪时钟源。

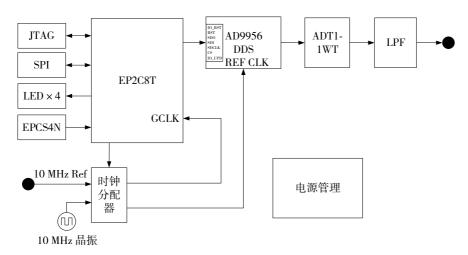


图 3 AD9956 DDS 系统框图

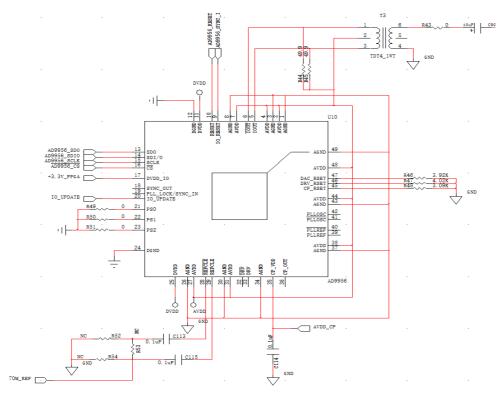


图 4 AD9956 单元电路

系统设计通过硬件控制 AD9956 的 PS0, PS1, PS2 的控制脚, 让 DDS 芯片工作在固定单一频点模式, 如图 4 所示。FPGA 通过程序设置向 DDS 对应寄存器写入频率/相位控制字,并发出 IO_UPD 命令, DDS 则可以输出对应所需要的频率。

AD9956 的输出频率 f_0 可以用式(2)计算:

$$f_0 = \frac{F \times (f_s)}{2^{48}} \quad \left\{ 0 \le F \le 2^{47} \right\}_{\circ} \tag{2}$$

式(2)中, F为频率控制字。

AD9956 为电流型差分输出,需要将其转成电压差分信号,再经过 ADT1-1WT 进行差分转单端输出。

图 5 为 DDS 输出仿真波形,由图可以看出输出正弦含有较高的谐杂波。

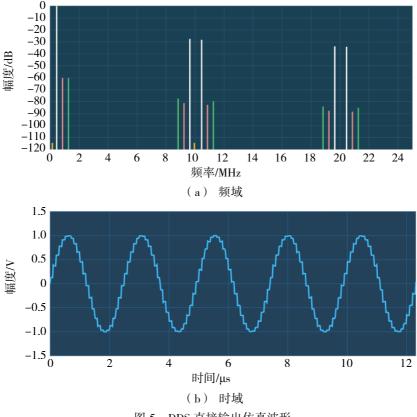


图 5 DDS 直接输出仿真波形

由于 DDS 输出信号有一定的谐波和杂散,需要在后端增加低通滤波 LPF 单元进行抑制。我们系统 采用了7阶T形归一化巴特沃斯型低通滤波电路,通过设计计算采用合适的截止频率将谐杂波抑制到合 适水平。图 6 是无外部滤波器时谐杂波情况,而图 7 则表示增加巴特沃斯型低通滤波器后谐杂波得到了 大大改善。

基本图像	频率	幅度/dB
$f_{ m Out}$	405.430 kHz	-0.023 498
$f_{ m s}-f_{ m Out}$	9.595 MHz	-27.505 757
$f_{ m s} + f_{ m Out}$	10.405 MHz	-28.210 442
$2f_{\rm s} - f_{ m Out}$	19.595 MHz	-33.707 960
$2f_{\rm s} + f_{ m Out}$	20.405 MHz	-34.060 158
$3f_{\rm s}-f_{ m Out}$	29.595 MHz	-37.289 486
$3f_{\rm s} + f_{ m Out}$	30.405 MHz	-37.524 266
二次谐波图像	频率	幅度/dB
$2f_{ m Out}$	810.850 kHz	-60.094 144
$f_{\rm s}$ – $2f_{ m Out}$	9.189 MHz	-81.180 793
$f_{\rm s}$ + 2 $f_{ m Out}$	10.811 MHz	-82.592 490
$2f_{\rm s} - 2f_{ m Out}$	19.189 MHz	-87.576 403
$2f_{\rm s}$ + $2f_{ m Out}$	20.811 MHz	-88.281 088
$3f_{\rm s}-2f_{ m Out}$	29.189 MHz	-91.219 718
$3f_{\rm s}$ + $2f_{ m Out}$	30.811 MHz	-91.689 365

图 6 DD 输出无外部滤波器时谐杂波含量

基本图像	频率	幅度/dB
$f_{ m Out}$	405.430 kHz	-0.300 913
$f_{ m s}-f_{ m Out}$	9.595 MHz	-70.663 394
$f_{ m s}\!+\!f_{ m Out}$	10.405 MHz	-72.777 391
$2f_{\rm s} - f_{ m Out}$	19.595 MHz	-89.269 805
$2f_{\rm s} + f_{ m Out}$	20.405 MHz	-90.326 396
$3f_{\rm s}-f_{ m Out}$	29.595 MHz	-100.014 372
$3f_{\rm s} + f_{ m Out}$	30.405 MHz	-100.718 713
二次谐波图像	频率	幅度/dB
$2f_{ m Out}$	810.850 kHz	-63. 223 074
$f_{\rm s} - 2 f_{ m Out}$	9.189 MHz	-123.588 449
$f_{\rm s}$ + 2 $f_{ m Out}$	10.811 MHz	-127. 823 421
$2f_{\rm s}-2f_{ m Out}$	19.189 MHz	-142.775 043
$2f_{\rm s}$ + $2f_{ m Out}$	20.811 MHz	-144.889 094
$3f_{\rm s} - 2f_{ m Out}$	29.189 MHz	-153.704 977
$3f_{\rm s}$ + $2f_{ m Out}$	30.811 MHz	-155.113 917

图 7 外部增加巴特沃斯型低通滤波器后谐杂波含量

DDS 系统配置流程图如图 8 所示。

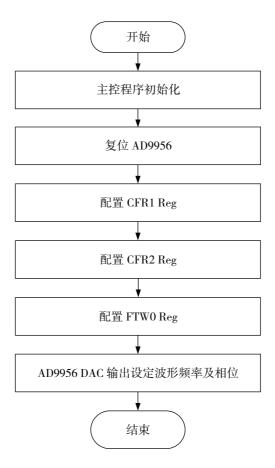


图 8 AD9956 配置流程图

3 研制结果和结论

图 9 是研制输出氢原子钟频率综合器数值的电路板实物图。

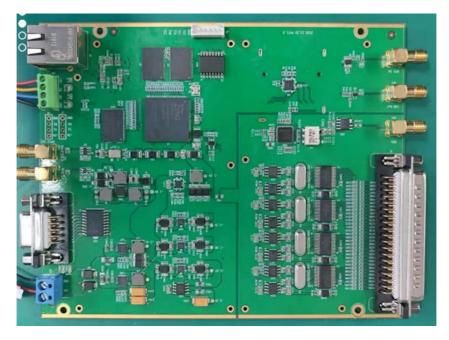
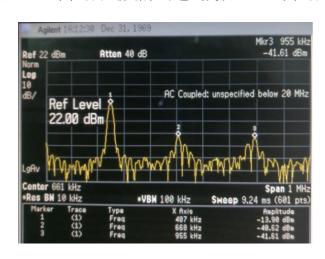
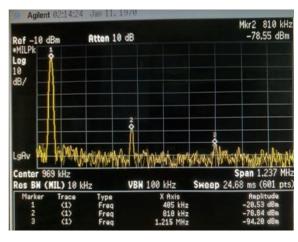


图 9 研制输出氢原子钟频率综合器电路板图

经频谱仪测试,输出频率综合器数值幅度满足氢原子钟锁相,鉴相的要求;而且谐波的幅度较小,电路设计比较理想,与之前设计的频谱对比图如图 10 所示,同时将装配了新设计 405 kHz 电路模块的氢钟(H161)与采用老式设计氢钟(H176)进行了稳定度测试,从测试数据来看,装配了新设计模块的氢钟指标好于老式设计模式。新旧 405 kHz 电路在氢钟稳定度测试结果如图 11 所示,其中橙色线代表 H176 氢钟的测试数据;绿色线代表 H161 氢钟的测试数据。







(b) 新设计电路 405 kHz 信号频谱

图 10 频谱仪测试结果

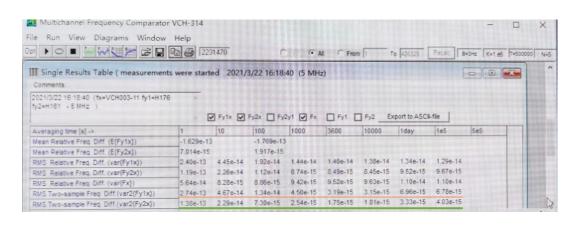


图 11 新旧 405 kHz 电路在氢钟稳定度测试结果

4 结语

经测试,所设计氢原子钟频率综合器输出信号的性能满足接收机自动调谐的要求,从氢原子钟的工作状态来看达到了预期的设计要求。与原设计相比较,仅需一块电路板涵盖了原本三块电路设计所达到的设计要求,采用功能更加强大的 FPGA 设计技术后,电路集成度更高,外围电路更加简化,降低了设备故障率,从而提高了设备的稳定性,可靠性。

参考文献:

- [1] 王义遒, 王庆吉, 傅济时, 等. 量子频标原理[M]. 北京: 科学出版社, 1986.
- [2] 翟造成, 李玉莹, 刘铁新. 氢原子钟的空间应用前景[J]. 空间电子技术, 2011(4): 55-60.
- [3] KLPPNER D, GOLDENBERG H M, RAMSEY N F. Theory of the hydrogen maser[J]. Physics Review, 1962, 126(2): 603-615.
- [4] 王文明. 国内外氢钟最新发展及我国氢钟未来发展趋势[J]. 导航定位与授时, 2015, 2(6): 48-54.
- [5] KLPPNER D, BERG H C, CRAMPTON S B, et al. Hydrogen-maser principles and techniques[J]. Physics Review, 1965, 138(4A): 972-983.
- [6] NAVNATH D S, AJITHKUMAR B, JOSHI B C. Upgraded frequency standard for the GMRT observatory[C]//URSI AP-RASC 2019, New Delhi: IEEE, 2019.
- [7] BELYAEV A A, DEMIDOV N A, MEDVEDVE S Y, et al. Russian hydrogen masers for ground and space applications[C]//URSI AP-RASC 2019, New Delhi: IEEE, 2019.
- [8] DEMIDOV N A, BELYAEV A A, POLYAKOV V A, et al. Onboard hydrogen frequency standard for the millimetron space observatory[J]. Measurement Techniques, 2018, 61(8): 791-796.
- [9] 尼古拉·德米朵夫. 氢钟开发技术和展望[J]. 宇航计测技术, 2007(増刊): 6-14.
- [10] 上海天文台. SOHM-4 型氢原子钟技术说明书[K]. 2008.
- [11] 翟造成, 杨佩红. 影响氢原子钟长期稳定度的系统效应分析[J]. 宇航计测技术, 2008, 28(3): 9-14.
- [12] Analog Devices, Inc. 2.7 GHz DDS-Based Agile RF Synthesis AD9956[K]. 2004.
- [13] 樊战友, 樊西青, 张首刚. 基于 AD9956 的任意频率合成器研制[J]. 时间频率学报, 2010, 33(2): 108-114.
- [14] 黄争, 阎世栋, 梅刚华, 等. 一种铷原子频标频率综合器新方案的设计与实现[J]. 波谱学杂志, 2017, 34(4): 481-488.
- [15] 姜永华, 李峥. 一种基于 AD9956 芯片的 DDS 技术实现方法[J]. 宇航计测技术, 2005, 25(3): 6-9.
- [16] 刘静, 马彦恒. 基于 AD9956 的射频频率合成器的设计[J]. 仪表技术, 2010(5): 37-39.